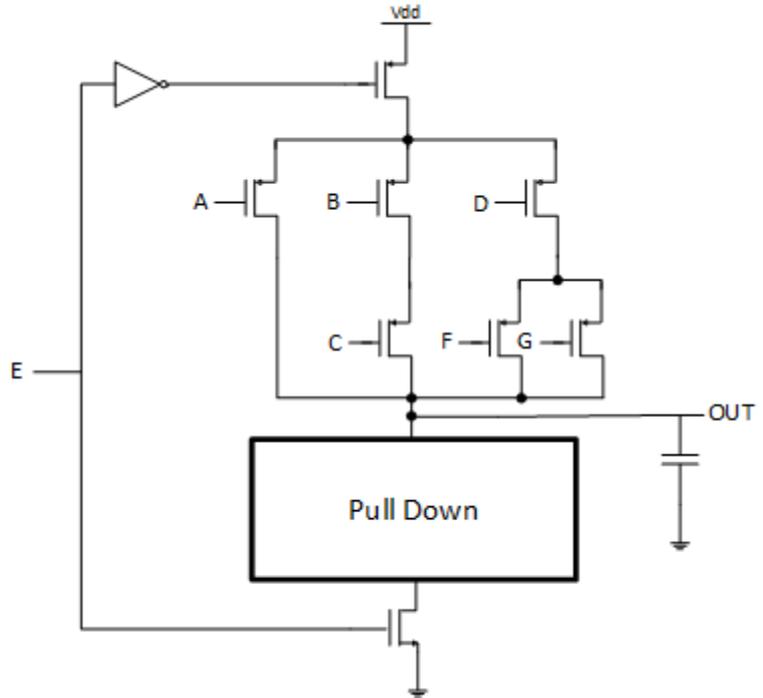


Esercizio A

$V_{DD}=5V$, $|V_{tp}|=1V$, $k_p=3mA/V^2$, $C_{out}=1pF$

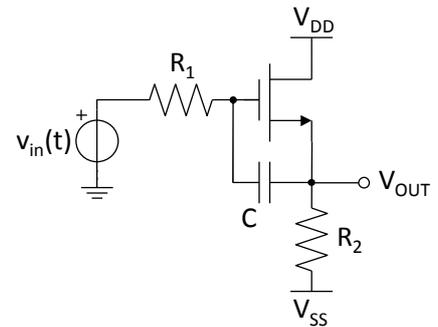
- 1) Determinare il tipo di porta logica e la funzione logica svolta dal circuito
- 2) Sintetizzare la rete di pull down della porta logica in figura
- 3) Determinare il massimo tempo di propagazione (0-50%) della porta logica quando l'uscita commuta da 0->1
- 4) Determinare la potenza dinamica dissipata quando $A=D=F=G=1$, $B=0$, C è un'onda quadra con frequenza $f_{ck}=1MHz$ e nel caso in cui $E=1$ o $E=0$



Esercizio B

$V_{DD}=5V$, $V_{SS}=-5V$, $V_T=0.5V$, $k=2mA/V^2$, $R_1=10k\Omega$, $R_2=8k\Omega$, $C=100pF$
 $v_{in}(t)$ è un generatore di segnale.

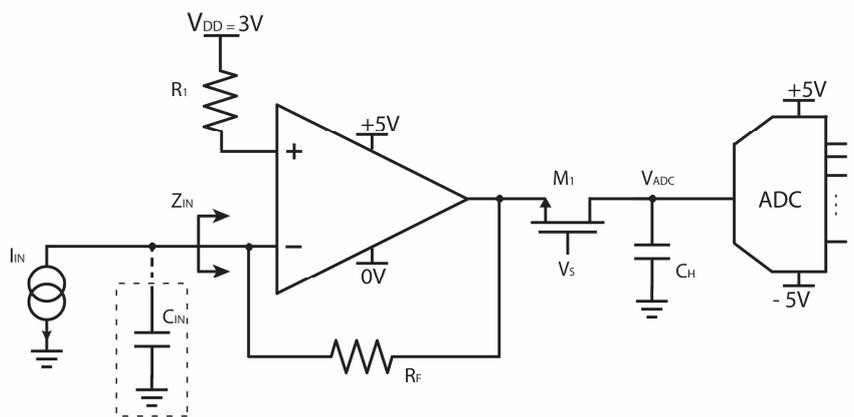
- 1) Determinare la polarizzazione del circuito con $v_{in}=0V$.
- 2) Calcolare il guadagno di piccolo segnale v_{out}/v_{in} a bassa frequenza e ad alta frequenza.
- 3) Tracciare l'andamento temporale della tensione di uscita quando l'ingresso è un gradino da 0V a 100mV.
- 4) Determinare la massima tensione in continua applicabile all'ingresso v_{in} che garantisce una dissipazione di potenza statica del circuito minore di 10mW.



Esercizio C

Dati dell'operazionale:
 $A(s)=A_0/(1+sT)$
 con $A_0=10^6$ e $GBWP=10MHz$
 $I_B=5\mu A$ entrante, $V_{OS}=10mV$
 Alimentazione tra 0V e 5V

MOS: $V_t=1V$.
 $R_F=R_1=5k\Omega$, $C_H=5nF$.
 ADC a 10bit



Si consideri il MOS M1 come un interruttore ideale e si trascuri inizialmente la capacità C_{IN} .

- 1) Determinare la funzione di trasferimento V_{ADC}/I_{IN} per $V_S=10V$ specificando se M1 è acceso o spento.
- 2) Valutare l'errore in termini di LSB dovuto alle correnti di bias I_B e alla tensione di offset V_{OS} dell'operazionale.
- 3) Determinare l'impedenza di ingresso (indicata in figura con Z_{IN}) in continua.

Si consideri ora la capacità C_{IN} collegata all'ingresso invertente dell'amplificatore operazionale, come da linea tratteggiata in figura.

- 4) Sia $C_{IN}=1nF$. Valutare la stabilità dello stadio di amplificazione per $V_S=0V$.