

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio A1) ...

Esercizio A

Si consideri il circuito digitale alimentato tra 0V e $V_{DD}=3.3\text{ V}$ rappresentato in figura.

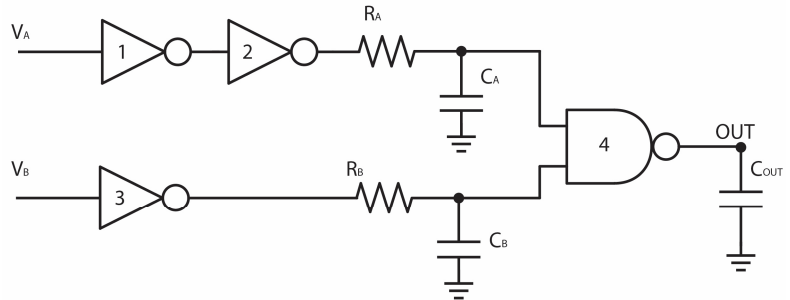
Dati:

$R_A=10\text{k}\Omega$, $R_B=15\text{k}\Omega$, $C_A=10\text{pF}$, $C_B=15\text{pF}$, $C_{OUT}=50\text{pF}$

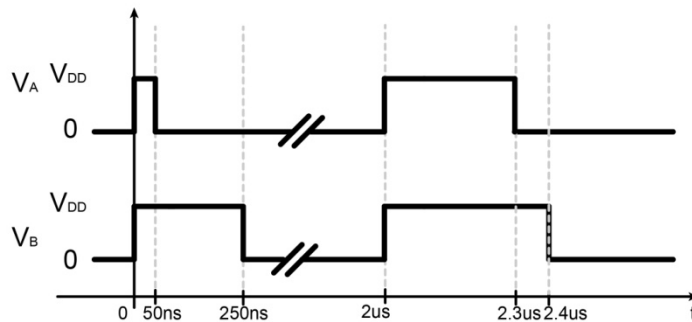
Tutti i transistor, uguali tra loro, hanno le seguenti caratteristiche:

$K_N = 1\text{mA/V}^2$, $|K_P|=0.5\text{mA/V}^2$; $V_{t,N}=|V_{t,P}|=0.5\text{V}$.

Tutte le porte logiche sono realizzate con il numero minimo di transistor.



- 1) Calcolare la soglia logica delle porte NOT (1,2,3).
- 2) Considerando tutte le porte logiche ideali (ritardo nullo) e la NAND con soglia logica pari a $V_{DD}/2$, disegnare su un grafico quotato la forma d'onda dell'uscita quando i segnali V_A e V_B sono quelli riportati in figura:



- 3) Calcolare il tempo di propagazione (0-50%) dell'uscita quando agli ingressi della porta NAND sono applicati due generatori ideali di tensione che commutano entrambi istantaneamente da 0 a V_{DD} .
- 4) Determinare la potenza dinamica dissipata dal circuito con V_A onda quadra a frequenza 1MHz e duty cycle 20% e V_B onda quadra a frequenza 1MHz e duty cycle 50%. (Nota: considerare i fronti di salita dei due segnali sincroni).

Esercizio B

Si consideri l'amplificatore di piccolo segnale riportato in figura.

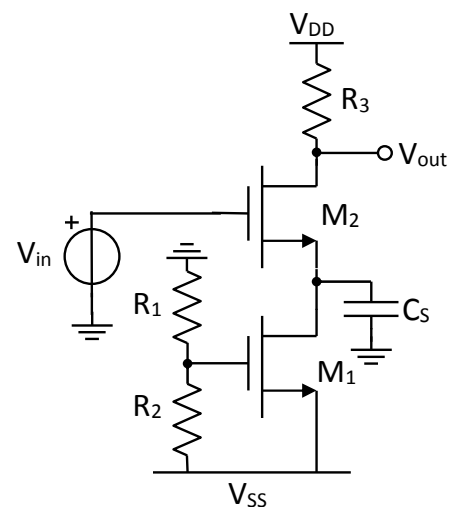
Dati:

$k_{M1}=1\text{mA/V}^2$, $k_{M2}=4\text{mA/V}^2$, $V_{T1}=V_{T2}=0.8\text{V}$

$V_{DD}=+10\text{V}$, $V_{SS}=-10\text{V}$

$R_1=820\text{k}\Omega$, $R_2=180\text{k}\Omega$, $R_3=7\text{k}\Omega$

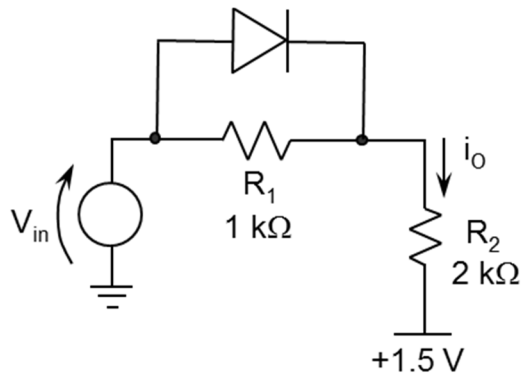
$C_S=1\mu\text{F}$



- 1) Determinare la polarizzazione del circuito specificando la tensione di ogni nodo e il regime di funzionamento dei due transistori.
- 2) Calcolare il guadagno di piccolo segnale v_{out}/v_{in} a bassa frequenza (C_S aperto) e ad alta frequenza (C_S corto circuito).
- 3) Tracciare l'andamento temporale della tensione $V_{out}(t)$ in risposta a uno scalino di tensione $v_{in}(t)$ di ampiezza 1mV.
- 4) Determinare l'intervallo di tensioni $v_{in}(t)$ (a bassa frequenza, ossia con C_S assimilabile a un circuito aperto) applicabile al circuito senza modificare il regime di funzionamento dei transistori rispetto alla condizione di polarizzazione.

Esercizio C

Si consideri il circuito in figura. Il diodo ha tensione di accensione $V_\gamma = 0.7 \text{ V}$.



- 1) Disegnare la transcaratteristica corrente di uscita (i_o) in funzione della tensione di ingresso (V_{in}) calcolandone tutti i punti significativi quando V_{in} varia nell'intervallo $[-12 \text{ V}, +12 \text{ V}]$.
- 2) Disegnare l'andamento temporale di $i_o(t)$ quando $V_{in}(t) = 12 \text{ V} \cdot \sin(2\pi \cdot 1 \text{ kHz} \cdot t)$ quotando tutti i punti significativi. Determinare la condizione sulla tensione di breakdown del diodo affinché non entri mai in zona di breakdown con la $V_{in}(t)$ data.
- 3) Si assuma ora che il diodo abbia la tensione di breakdown $V_B = -3 \text{ V}$. Disegnare l'andamento temporale della potenza dissipata dal diodo con la medesima V_{in} data al punto precedente.
- 4) Si consideri una capacità $C = 1 \text{ nF}$ in parallelo al diodo come riportato nella figura seguente. Si calcoli l'andamento di $i_o(t)$ in risposta ad un gradino di tensione della tensione di ingresso V_{in} da 0 a 5 V (si assuma che, prima della transizione, il circuito sia a regime nella condizione $V_{in} = 0$).

