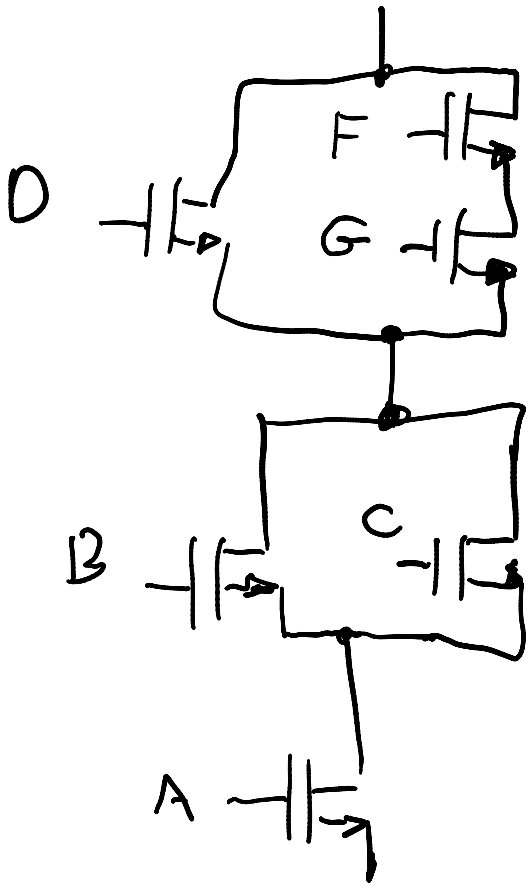
Fondamenti di Elettronica – Ing. INFORMATICA - AA 2014/2015 - 9 settembre 2015

Esercizio A

1) È una porta logica **tri-state** e **OUT=An+(Bn*Cn)+(Dn*(Fn+Gn)** dove n indica il negato
2)



3) Il caso peggiore si ha con tre Pmos in serie. Il **kequ=kp/3** e si ha una prima carica del condensatore con il mos equivalente in saturazione e una seconda fase in cui il mos equivalente lavora in zona triodo. Il Tsaturazione=|Vtp|*C/Isat=62.5 ps mentre il Ttriodo si ottiene considerando la resistenza equivalente τ=R*C=(Vds_{sat}/Isat)*C=(250 ohm)*C=250ps e calcolandolo con l'equazione (Vdd-|Vtp|)(1-$e^{-Ttriodo/\tau}$)+|Vtp|=Vdd/2, da cui si ottiene un Ttriodo=169.5ps. Il tempo totale per la commutazione è dato dalla somma dei due tempi precedentemente calcolati, **$T_{0\text{-}50\%}$=232ps**
4) Per **E=0** la potenza dinamica dissipata è **nulla**, per **E=1** invece **P=Vdd^2*Cout*fck=25µW**

Esercizio B

1) Con ingresso nullo si ha V_G=0V, V_{GS}=-V_{OUT}=-V_{SS}-R_2·I_D e il MOSFET sicuramente saturo (V_{GD}=-5V). Utilizzando la relazione quadratica tra I_D e V_{GS} si trova un'equazione che risolta fornisce **V_{GS}=1V, I_D=0.5mA, V_{OUT}=-1V e g_m= 2mS.**
2) A bassa frequenza il condensatore è un aperto e il trasferimento è **$v_{out}/v_{in}|_{BF}= R_2g_m/(1+ R_2g_m)= 0.941.$**
Ad alta frequenza il condensatore è un corto circuito imponendo una corrente di segnale nulla nel transistore. Di conseguenza l'uscita è determinata dalla partizione delle resistenze: **$v_{out}/v_{in}|_{AF}= R_2/(R_1+ R_2)= 0.444.$**

3) Il circuito è con una singola costante di tempo determinata dalla resistenza equivalente R_{eq} vista da C. Per calcolare R_{eq} possiamo sostituire al condensatore un generatore di tensione test e valutare la corrente circolante in esso. Applicando la legge di Kirchoff delle tensioni alla maglia R1-v_{test}-R2 si ha: $-R_1 \cdot i_{test}+v_{test}+R_2 \cdot (g_m \cdot v_{test}-i_{test})=0$. Risolta fornisce **$R_{eq}= v_{test}/i_{test}= (R_1+R_2)/(1+g_mR_2) = 1.059k\Omega$**. Il transitorio della tensione di uscita è di tipo esponenziale con costante di tempo **$\tau=C \cdot R_{eq}= 100.59ns$**, valore iniziale **$V_{OUT}(0^+)=-1V+ v_{out}/v_{in}|_{AF} \cdot 100mV= -1V+44.4mV= -0.956V$** e valore finale **$V_{OUT}(\infty)=-1V+ v_{out}/v_{in}|_{BF} \cdot 100mV= -1V+94.1mV= -0.906V$**
4) In continua v_{in} non dissipa potenza perché non circola corrente in esso. La potenza dissipata complessiva è quindi $P_d= (V_{DD}-V_{SS}) \cdot I_D$. Imponendo il valore di 10mW si trova **$I_D= 1mA$** che implica una $V_{GS} = V_T + \sqrt{\frac{I_D}{k}} = 1.207V$ nell'ipotesi di MOS saturo. La tensione v_{in} deve valere di conseguenza: **$v_{in}=V_{SS}+R_2 \cdot I_D+V_{GS}= 4.207V$** che soddisfa l'ipotesi di saturazione.

Esercizio C

1) Il trasferimento ideale è **$V_{ADC}/I_{IN}= R_F= 5k\Omega$**. Considerando il prodotto guadagno-banda finito dell'amplificatore operazionale il trasferimento ha un polo aggiuntivo alla frequenza in cui $|G_{loop}|=1$. Dato che il guadagno d'anello coincide con A(s) **il polo del trasferimento ad anello chiuso è a 10MHz**. Dato che la tensione in uscita dell'operazionale è compresa tra 0V e 5V **il MOSFET è sicuramente acceso** quando V_S=10V. La presenza di C_H non cambia però il trasferimento grazie alla resistenza nulla di uscita dell'operazionale.
2) $V_{ADC,\ non\ idealità}= R_F \cdot I_{B-}-R_1 \cdot I_{B+}+V_{OS}$= 10mV. LSB= $10V/2^{10}$= 9.77mV → **errore = 1.024 LSB**
3) **$Z_{IN}= R_F/(1+A_0) = 5m\Omega$**.
4) Il guadagno d'anello vale $G_{loop} = -A(s) \cdot \frac{1}{1+sR_FC_{IN}}$. Il polo della rete di feedback è alla frequenza $f_p=1/(2\pi R_F C_{IN})$= 31.8kHz. Dato che la sua frequenza è molto più piccola del GBWP dell'operazionale esso interviene prima del taglio dell'asse a 0dB causando un **margine di fase circa nullo ($\varphi_m= 3.5°$).**